

基于 TMS320C6x 的双波段图象高速融合系统

王毅 倪国强 李勇量

(北京理工大学光电工程系, 北京 100081)

摘要 对自主研制的,以 TMS320C6201 数字信号处理器(DSP)为核心处理器的高速图象融合系统的设计与实现方案进行了完整描述,并着重讨论了双通道数字图象融合处理硬件系统设计中的特殊问题.由于采用了最新的高性能 DSP 以及硬件结构优化设计,该系统可以灵活地应用多种融合算法来实现可见光-长波红外双通道数字图象的实时或准实时融合处理,并具有手动像素平移配准功能,可以较好地解决多尺度图象融合算法的大数据量计算处理与硬件系统实时性要求之间的矛盾,为实用化的多通道实时图象融合处理机的研制工作奠定了良好的技术基础.

关键词 图象融合 实时数字图象处理 数字信号处理器

中图分类号: TP391.41 **文章标识码:** A **文章编号:** 1006-8961(2002)10-1038-05

A High-speed Image Fusion System Based on TMS320C6x

WANG Yi, NI Guo-qiang, LI Yong-liang

(Department of Optical Engineering, Beijing Institute of Technology, Beijing 100081)

Abstract The paper describes the scheme and design of a high-speed image fusion system based on TMS320C6201 DSP, a miniaturized hardware operative platform for digital image fusion processing with high performance and good universality. Some specific problems on hardware designing multi-channel image fusion processing system are also discussed. As a result of using the latest high-performance DSP and many considerations of structural optimization, the system can meet the requirement of real-time (or quasi-real-time) two-channel image fusion processing from visible and infrared band and has the flexibility of applying various algorithms. Additional manual pixel registration function is provided with moving capturing windows. In a sense the system fairly balances heavy computation burden of multiscale-based fusion algorithms and real-time request for hardware. Actual experiments and tests indicate that the image fusion processing system works steadily and reliably. It takes on satisfactory pyramid algorithm. This job stably founded the way to develop multi-channel real-time image fusion system for the practical purpose.

Keywords Image fusion, Real-time digital image processing, DSP

0 引言

图象融合技术是在信息融合技术的理论上发展起来的图象处理新技术.由于可以有效利用不同信道图象信息的互补性和冗余性,因此融合图象比任一输入信道图象具有更丰富的信息量、更高的可靠性,也更易于理解和判读.换言之,融合技术将多源图象信息资源的利用率得以最大限度地发挥.

不同的图象融合层次分别对应不同的应用背景.在以辅助观测和判读为目的的融合系统中,由于要求提供便于人眼识别和理解的像素集合,而不是用作机器判读的特征符号,因而融合处理要求在像素层实现或由高层还原至像素层.可应用于自动目标分析与识别的高层次图象融合方法目前还处于实验研究阶段.

图象融合技术应用的突出障碍是图象配准与处理速度.对于像素层融合,各信道像素的配准情况直

基金项目:863计划(863-308-18-04(3));国家重点预研项目(34.3.1)

收稿日期:2001-04-17;改回日期:2002-03-13

接影响融合图象质量,而基于图象多尺度分解与重构的多分辨图象融合算法的巨量数据处理又使得图象融合处理系统的研制开发具有相当高的难度.国内外有关实时图象融合系统的报道甚少,特别是国内的有关研究仅局限在对同一场景的不同时相或其不同颜色通道图象像素的简单叠加或取舍运算.

高性能数字信号处理器(DSP)的处理速度及功能的大幅度提升与完善,为实时图象融合处理的实现提供了可能性.

1 系统构成

作为一套完整独立的数字图象处理平台,系统的工作流程可简述为:从 CCD 摄像机和长波红外成像仪输入的模拟视频信号,经数字化采集后,生成待处理的数字图象数据,并存入帧存储器,DSP 及其外设构成的图象处理机读取帧存中的图象数据,并按指定程序完成对图象的融合运算,处理完成的融合结果经视频 DAC 后还原为模拟融合图象,输出显示在终端监视设备上.

系统主要由高速 DSP 图象处理模块和视频采集与显示模块两部分组成.在设计时,考虑到设备的小型化和可扩展性,采用了背板结构设计.C6x DSP 及外设构成的数字信号处理模块设计为通用子系统,而专为双通道图象融合处理而设计的视频采集及显示板则通过自定义背板总线实现与 DSP 主处理板的接口.这样,当更高性能的 DSP 芯片推出后,只需升级 DSP 处理主板就可以进一步提高系统的图象处理能力.

1.1 DSP 数据处理模块

DSP 图象处理模块是图象融合系统的数字处理核心部分,图 1 为结构简示.

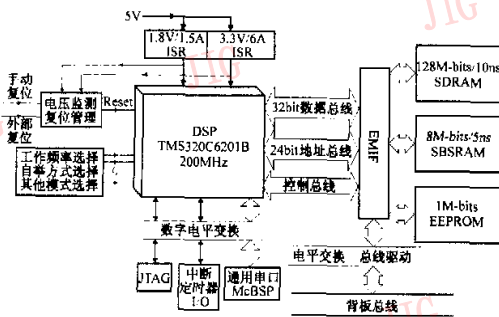


图 1 DSP 处理主模块结构示意图

TMS320C6x 系列 DSP 是 20 世纪 90 年代中后期推出产品,其主要性能特点可概括为^[1-2]:

(1) 200MHz 时钟下,指令周期为 5ns,每一指令周期最多可并行执行 8 条指令,此时可达到的峰值处理速度为 1 600MIPS,即每秒执行 16 亿条指令;

(2) 将具有良好指令级并行(ILP)能力的甚长指令字(VLIW)结构应用于 DSP,配合 CPU 内 8 个独立的运算功能单元及 32 个 32-bit 寄存器,使该 DSP 芯片内部实现了指令“多发射(Multi-issue)”的并行体系结构;

(3) 与 VLIW 相适应的新型 RISC-like 指令系统,所有指令均可“条件执行”;

(4) 1Mb 片内同步 SRAM,包括 512Kb 程序/Cache 存储器及 512Kb 数据存储器.

此外,该 DSP 内置有寻址空间达 52MB 的外存储器接口(EMIF)以及 4 个独立的高速 DMA 通道等的外设资源.

该 DSP 处理板上采用的是经改进的 C6201 的第 3 版芯片 TMS320C6201B.处理板上除 DSP 之外主要包括 DSP 供电与工作状态监控电路、高速外存储器、扩展背板总线接口等部分.

片外存储器是 DSP 处理模块的设计重点.虽然 C6201 片内带有可供 DSP 进行无等待访问的 1Mb 高速内存,但这远不能满足复杂数字图象处理(如多分辨图象分解与重构)过程中,大数据量缓存的要求,而对于要求实时处理的高速系统而言,又需尽量减小存储器读写的时间开销,因此,在系统设计时,为 DSP 主板配置了高性能的同步存储器 SBSRAM 和 SDRAM. SBSRAM 在 SRAM 高速随机访问特性的基础上增加了同步访问和突发读写控制机制;SDRAM 则是海量存储器的低成本解决方案,同步机制使其访问速度比传统的 DRAM 有很大提高.该 DSP 系统在 EMIF 的 CE3、CE2 空间分别配置有 128Mb 的 SDRAM 和 8Mb 的 SBSRAM. SBSRAM 采用密度单片 MT58L25 6L36P, C6x 对其总线操作速度为 200MHz,数据吞吐能力达到每秒 800MB,接近 DSP 对片内存储器的访问效率. SDRAM 设计时借鉴了高档桌面计算机中广泛应用的 DIMM 插座安装方式,便于灵活使用多种规格的“内存条”,目前采用 HB52E48EM-B6 PC100 SDRAM,总线时钟频率为 100MHz.上述设计最大限度地满足了多分辨图象处理过程中,大量中间数据高速存取的需要.此外,DSP 主板上还配置有 EEPROM,上电后,系统通过专门的

效 3 200 个逻辑门, I/O 同时支持 TTL/LVTTL 电平标准, 可通过 JTAG 接口实现系统可编程(ISP), 编程周期万次以上。视频板上两片 CPLD 的设计采用自顶向下技术, 顶层设计为功能原理图, 而底层功能模块则以 VHDL 语言综合实现及采用 LogiBlox™ 可定制参数元件库。

2 特殊结构设计

由于系统的处理核心为具有高度并行处理能力的 C6201 DSP, 同时又是为双通道实时图象融合处理而专门设计的, 因此在系统设计上采用了不同于一般图象处理系统的特殊结构, 以保证 DSP 处理过程本身及 DSP 与外部数据交换过程达到较高的效率。

2.1 双通道视频信号同步

图象融合处理系统要求同时采集两路视频图象, 因此必然存在双通道视频信号的同步问题。注意到实际应用的 CCD 摄像机总是允许由外同步信号来触发其内部同步, 所以该系统的解决方案是从长波红外成像仪输出的视频信号中提取出同步信号, 去同步 CCD 通道的成像系统工作, 达到两路输入视频信号完全同步的目的。视频板上为此专设有复合同步信号输出端子。

2.2 图象数据拼接

如前所述, 系统视频板上设计有完全对称的两个 8-bit 视频 ADC 单元, 因此每个采样时钟都会得到两个图象数据, 每通道各一个字节, 然后存入 ASRAM 构成的帧存中, 供 DSP 读取。注意到 C62x DSP 的外部数据总线带宽为 32-bit, 而 C6201 对异步存储器访问速度较之对同步存储器的访问速度要慢得多(每次读写耗时 4~5 个 DSP 周期, 其间 C6x 至少可执行 20~30 条指令)^[3], 所以系统设计时, 采用了数据拼接技术, 以减少 DSP 对 ASRAM 的访问次数。图 3 为视频采集端的数据拼接示意: 在采集时把可见光(VS)和长波红外(IR)通道的各两个字节拼接为一个 32-bit DSP 数据字, 这样 C6x 端每次对帧存的读操作可以获取 4 个采集数据, 相当于提高了 DSP 对异步存储器的访问效率。

拼接数据的拆分是在 DSP 内部, 通过软件实现的, 由于该过程仅涉及 DSP 片内寄存器的位移操作及位与操作, 因此时间开销远小于对片外 ASRAM 访问所需的时间。DSP 向输出帧存中写入处理结果数据时同样要考虑数据拼接。

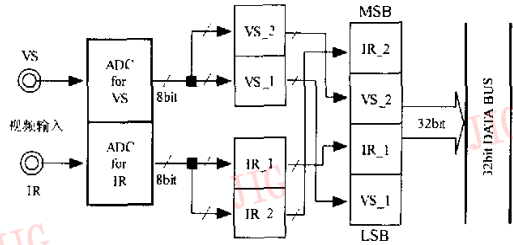


图 3 视频采集端的数据拼接示意图

2.3 “乒乓”帧存结构

在高速图象处理系统设计中, 处理好图象采集、显示过程与数据处理过程之间共享存储器时的资源冲突问题, 对保证处理工作效率是非常关键的。能够保证 DSP 全速运行状态的解决方案主要有, 采用存储器重叠映射技术的“乒乓”切换结构或使用多端口访问存储器件(如 DP 或 FIFO)。由于多端口器件成本高, 且读写速度较 SRAM 慢, 因此系统设计时采用了“乒乓”帧存结构。

“乒乓”开关的切换由 CPLD 内的总线切换控制器负责, 切换动作必须与输入视频帧同步。考虑到实际应用中, 某些复杂的处理算法不能实时(40ms 以内)完成, 控制器按如下流程设计: C6x 向系统提供是否完成处理的“READY”标志信号, 控制器在每帧视频信号初始时判断该标志, 若 DSP 空闲则执行总线切换, 如果 DSP 尚未完成数据处理工作, 则切换开关不动作, 直至下一帧图象开始时, 再判断“READY”标志。因此在 DSP 不能满足每秒 25 帧的全实时图象处理要求时, 采集系统仍采集每一帧新图象, 但写入“乒乓”结构的同一侧, 等待开关切换后供 DSP 处理; 显示系统则不断重复读出同一块输出帧存中的内容并反复显示, 这是 DSP 最后完成处理的结果图象。

2.4 像素平移配准控制

有关研究报告显示了可见光与长波红外图象配准技术的可行性及其算法的复杂性^[4], 这表明在系统中同时实现实时图象配准与融合是非常困难的。从实际应用角度出发, 该融合系统设计时提出了输入双通道图象的 X-Y 平移像素配准方案。为实现此思想, 采用对一路输入图象的采集窗口固定, 而另一路输入图象的采集窗口可在 X-Y 方向移动的设计方案。目前设计是在 512×512 的可采集窗口范围内, 可移动地选择一个 256×256 的图象窗口, 并将采集数据写入输入帧存中。因此, 系统中包含两套完全独立的输入帧存控制器, 两个采集通道的输入帧

存的地址和控制信号时序是完全不同的,为避免这种情况下总线结构过于复杂而引起 PCB 设计困难,采用在一套总线上分时传送两个采集通道的地址、控制信号的分时复用技术,简化板级设计,有效地提高地址总线的使用效率。

无论是固定窗口还是活动窗口的采集均为双场采集。以采集 256×256 像素图象为例,先在奇场采集 128 行,然后在偶场采集 128 行,每行采集 256 点。活动窗口的调整范围为 X-Y 方向各 ± 128 点,可通过系统控制面板上 4 个方向键实时调整,与固定采集窗口中的景物相重合。由于帧存控制器全部由 CPLD 模块化设计实现,因此上述参数都可以根据不同需求做一定范围的改动,非常方便。

3 融合算法实现

由于系统采用高性能单处理器与全开放的资源结构,因此系统的软件开发对硬件平台结构的依赖性较低,在确定某种图象处理算法后,采用标准 DSP 软件开发流程就可以直接将算法移植到系统上,实现高速硬件处理。由于 TMS320C6x 采用了具高度并行性与灵活性的 VLIW 结构,因此其图象处理软件的开发方法与传统 DSP 有较大差别,也更为复杂。

在进行系统评估时,选用的图象融合算法包括灰度调制法、对比度调制法和拉普拉斯金字塔算法^[5]等,其中,基于图象多尺度分解与重构的金字塔图象融合算法是实现的重点,实测表明,对于图象调制法,由于仅涉及双通道图象间的像素点运算及一部分定点 DSP 的浮点模拟算法运算,运算量较小,完全可以实现实时融合处理。在对 256×256 像素的图象应用分解塔数为 3 层的拉普拉斯金字塔算法时,可以参考文献^[6]给出具体的运算量估算。仅以乘并累加(MAC)运算为例,该算法对每帧图象的 MAC 消耗量即达到 250 余万次,而其他运算还包括特征金字塔获取运算、层间融合运算以及卷积运算过程中,为防止数据溢出而进行的归一化运算等。目前的实验结果为每帧数据的处理时间接近 70ms,因此系统实际处理速度为每两帧处理一帧(每秒 12.5 帧),实现了拉普拉斯金字塔算法的准实时融合处理。

应当指出,由于对 C6x DSP 的软件开发工作还有待深入,所以目前的融合算法代码还有相当大的优化潜力。如果进一步完善软件结构和优化 DMA 等资源的利用,有望实现实时金字塔融合处理。

4 结论

基于 TMS320C6x DSP 的数字图象融合处理系统,采用了最新型高速数字信号处理器、全开放的资源结构设计和先进有效的设计方案,可扩展性好,软件开发方便高效。该系统目前已经在双通道实时数字图象融合处理的应用方面取得了良好效果。此系统在稳定性、功耗、算法的边界效应等方面还有很多工作要做。随着数字信号处理器性能的不断提(如最新推出的 TMS320C64x 工作频率已突破 1GHz),该系统将进一步升级为实用化多通道实时图象融合处理机。

参考文献

- 1 Texas Instruments. TMS320C6000 peripherals reference guide [EB/OL]. <http://www-s.ti.com/sc/pshcets/spru190d/spru190d.pdf>, 2001-02.
- 2 Texas Instruments. TMS320C6000 CPU and instruction set reference guide [EB/OL]. <http://www-s.ti.com/sc/pshcets/spru189f/spru189f.pdf>, 2000-10.
- 3 Kyle Castille. TMS320C6000 EMIF to external asynchronous SRAM Interface [EB/OL]. <http://www-s.ti.com/sc/pshcets/spra542a/spra542a.pdf>, 2001-08.
- 4 钮水胜, 倪国强. 多传感器图象自动配准技术研究[J]. 光学技术, 1999, (1): 16~18.
- 5 Richard S. Sims F, Margaret A. Philips. Target signature consistency of image data fusion alternatives [J]. Optical Engineering, 1997, 36(3): 734~752.
- 6 于毅, 倪国强, 崔岩梅. 高速数字信号处理器(DSP)在图象融合处理中的应用[J]. 激光与光电子学进展, 1999, (9): 174~177.



王毅 1974 年生, 1996 年获北京理工大学光电工程系学士学位, 目前在该系统攻读博士学位。主要研究方向为图象融合及高速数字图象处理技术。



倪国强 1946 年生, 北京理工大学光电工程系光学工程学科点首席教授, 博士生导师, 中国光学学会理事, 国家高技术 863-308 主题第五届专家组副组长。主要学术研究领域包括实时图象处理及融合技术、紫外通信技术、光电成像技术等。



李勇量 1977 年生, 1995 年获北京理工大学光电工程系学士学位, 目前在该系统攻读博士学位。主要研究方向为图象融合及高速数字图象处理技术。